

可変形状長方形詰め込み問題における高性能局所探索アルゴリズム

関西学院大学大学院理工学研究科
情報科学専攻 茨木研究室 野坂翔馬

1. 研究目的

長方形詰め込み問題では、与えられた長方形群を重ならないように最小領域に詰め込むことが求められる。これまで、長方形の形状が不変である問題が詳しく研究されてきたが、本研究では、個々の長方形の形状が面積条件の下で可変である場合を考える。その結果、従来の長方形詰め込み問題に比べ、さらに密な配置を得ることが期待できる。このタイプの問題に対する既存の研究には [1][2][5] などがある。

応用例としては VLSI 設計が挙げられる。チップ内の各機能ブロックを可変形状と考えることにより、固定形状の場合より無駄領域を削減できる。各ブロック内におけるトランジスタなどの素子数はあらかじめ指定されているので、面積条件（ブロック長方形の面積値が一定）の下で配置を設計することが求められる。また建築設計 [1] などへの応用も研究されている。

2. 順列対による相対位置関係

領域内に重なりなく配置された任意の長方形対は必ず左右上下関係のいずれかを満たす。その相対位置関係を表現するのに順列対 $\sigma = (\sigma_+, \sigma_-)$ を用いる [4]。すなわち、二つの順列内の i, j の並び順によって、下記のルールにしたがって、長方形 i と j の相対的位置が決定される。

- σ_+ と σ_- の両方で要素 i, j の並び順が同順、 $\sigma_+ = (\dots, i, \dots, j, \dots)$, $\sigma_- = (\dots, i, \dots, j, \dots)$ であるとき、 i は j の左に位置する。
- σ_+ と σ_- において要素 i, j の並び順が逆順、 $\sigma_+ = (\dots, i, \dots, j, \dots)$, $\sigma_- = (\dots, j, \dots, i, \dots)$ であるとき、 i は j の上に位置する。

3. 数値計画問題による座標と形状の決定

各長方形対の相対位置関係が決まると、その関係を基に各長方形 i の左下隅の座標 (x_i と y_i) と形状 (幅 w_i と高さ h_i) を数値計画問題を解いて決定することができる。本研究の場合、各長方形 i の幅 w_i と高さ h_i の積が面積 S_i 以上になるという非線

形制約が存在し、非線形凸計画問題となっている。

$$\begin{aligned} & \text{minimize} && W + \alpha Z \\ & \text{subject to} && H \leq H^* + Z, Z \geq 0 \\ & && w_i \times h_i \geq S_i \\ & && 0 \leq x_i \leq W - w_i, 0 \leq y_i \leq H - h_i \\ & && w_i^l \leq w_i \leq w_i^u, h_i^l \leq h_i \leq h_i^u \\ & && (i = 1, 2, \dots, n) \end{aligned}$$

これに加えて、オーバーラップ禁止条件と呼ばれる各長方形が重ならないための制約が加わる。この制約は σ によって決定される。

なお、非線形項 $w_i \times h_i \geq S_i$ は凸領域であり、半正定値条件 $\begin{pmatrix} w_i & \sqrt{S_i} \\ \sqrt{S_i} & h_i \end{pmatrix} \succeq 0$ に置き換える事で半正定値計画問題として扱うことができる。

4. 局所探索法

本研究では、長方形の相対位置を定める順列対 σ を局所探索法によって求める。すなわち、現在の順列対 σ を少し変化させることによって、近傍 $N(\sigma)$ を定め、近傍内のある順列対から得られる配置が σ による配置よりも良解であるとき、その順列対を新たな解 σ とする。これを繰り返して、近傍内に改善解が無くなれば、終了となる。より良い配置を効率よく求めるためには近傍をどう構成するかが重要で、本研究では種々の近傍の性能を計算実験によって評価した結果、以下の shift 近傍と swap 近傍の組み合わせを採用した。

4.1. shift 近傍

shift 近傍とは、順列対 σ 上で要素 i の位置を要素 j の直前または直後に移す操作に基づいて定めたものをいう。本研究では、その中でも σ_+ もしくは σ_- のいずれか一方においてのみ要素を移動し、しかも i と j の並び順が変化するように移動させる single shift* という操作を用いている。

4.2. swap 近傍

swap 近傍は、 σ 上で要素 i と要素 j の位置を入れ替える操作に基づいて定める。本研究では、 σ_+

と σ_- の両方において要素 i, j の位置を入れ替える double swap 操作を用いている。

4.3. 近傍サイズの縮小

局所探索では、候補ごとに数理計画問題を解く事になるので、計算効率を上げるため、近傍サイズの縮小を行う。

まず、shingle shift* 近傍の定義において、クリティカルパスに着目する。クリティカルパスとは、現在の配置で、上下方向あるいは左右方向に相対的位置が制約されている長方形の連なりの中で、最長となっているものを表す。目的関数値の改善は、クリティカルパスを短くすることで達成されるので、single shift* 操作をクリティカルパス上の長方形集合に限定して行う。また、 $x(y)$ 軸方向のクリティカルパスに着目したとき、single shift* の定義の長方形 i はその横幅 w_i (高さ h_i) が下限値をとっているものになり、さらに長方形 j については $y(x)$ 軸方向に隙間をもつものに限っている。加えて、長方形 i と j の間に長方形がなるべく存在しないように制約を設けて近傍のサイズをさらに縮小している。

double swap 近傍では、配置の隙間に着目して、現在の配置における隙間周辺の長方形とそうでない長方形の長方形対を double swap の i, j に対応させる。その結果、隙間周辺の長方形とそうでない長方形の交換となり、隙間を埋める効果が期待できる。また、double swap によって得られる解は変化が小さいので目的関数値の変化も小さい。従って、一度試した解 σ は一定時間実行しないことで近傍のサイズを縮小し、良解を得る効率を高めている。

4.4. 良質な初期解の生成

本研究と性質の異なる問題ではあるが、固定形状の長方形の詰め込み問題を高速に解くアルゴリズムが [3] で紹介されている。このアルゴリズムは現在配置されている長方形集合によって作られる最も高さの低い隙間に、残りの長方形集合のうちその隙間に適合する長方形を選び配置するという手順を反復する。

このアルゴリズムを本研究と同じ条件に一般化し、本研究の局所探索法の初期解として利用する。

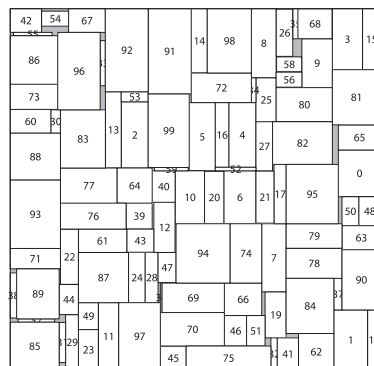
5. 実験結果

以上のアルゴリズムによる計算実験を行なった。データはベンチマークである ami33, ami49, rp100, rp200 に基づき、面積一定の条件の下で各長方形の

横幅と高さを 20% の範囲で可変とすることで生成した。初期解は 4.4 節のアルゴリズムを利用して生成し、数理計画問題は非線形凸計画問題を解いた。一番左の数字は長方形数を示す。充填率は領域内における長方形の密度である。

長方形数	計算時間 [s]	充填率 [%]
33	9.1	98.5
49	32.7	98.8
100	323.6	99.1
200	2409.0	97.9

この結果と前研究 [4] を比べると、10~35 倍の計算速度の向上が見られ、高速に問題が解けるようになった。次図は長方形数 100 個 (rp100) の計算例である。



参考文献

- [1] H. Itoda, C. Kodama, K. Fujiyoshi, "A graph based soft module handling in floorplan", IEICE Transactions E88-A, No.12, pp.3390-3397, 2005.
- [2] F.Young, C.Chu, W.Luk, Y.Wong, "Handling soft modules in general nonslicing floorplan using Lagrangean relaxation", IEEE Transactions on Computer Aided Design 20, pp.687-692, 2001.
- [3] EK.Burke, G.Kendall, G.Whitwell: "A New Placement Heuristic for the Orthogonal Stock Cutting Problem." Operations Reserch 52(4), pp. 655-671, 2004.
- [4] T. Ibaraki and K. Nakamura, "Packing problem with soft rectangles", LNCS4030, Hybrid Metaheuristics, pp.13-27, 2006.
- [5] H. Murata, K. Fujiyoshi, S. Nakatake, Y. Kajitani, "VLSI module placement based on rectangle-packing by the sequence-pair", IEEE Transactions on Computer Aided Design 15, pp.1518-1524, 1996.
- [6] 浅野寛治, 加藤直樹, 吉村茂久, "Sequence-Pair に基づく室, 通路, 出入口配置最適化手法", 日本建築学会計画系論文集, No.572, pp.209-216, 2003.